

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-103176

(43)Date of publication of application : 13.04.1999

(51)Int.Cl.

H05K 3/46

H01P 1/15

H01P 3/08

H01P 5/08

H01Q 3/34

(21)Application number : 09-263049

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 29.09.1997

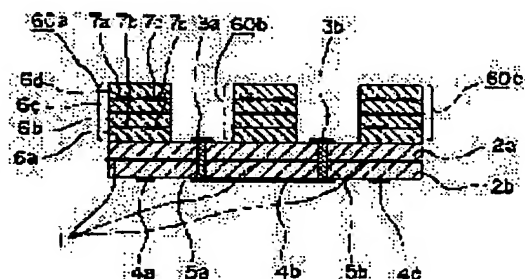
(72)Inventor : OHASHI HIDEMASA
YUGAWA HIDENORI
MIYAZAKI MORTYASU

(54) MULTILAYERED HIGH-FREQUENCY CIRCUIT BOARD AND HIGH-FREQUENCY DEVICE USING THE CIRCUIT BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a multilayered high-frequency circuit board, where a high-frequency circuit is less deteriorated in characteristics restraining unnecessary coupling or unnecessary oscillations due to a parallel plate mode in a frequency range of microwave bands, milliwave band or the like.

SOLUTION: Microstrip line patterns 3a and 3b are each formed on the outer surfaces of dielectric boards 2a and 2b, which sandwich in a grounding conductor layer 1 between them to form a first and a second high-frequency circuit, at least an inter-layer connecting means which connects the first and second high-frequency circuit together in a high-frequency manner is provided, penetrating through the grounding conductor layer 1. Dielectric board laminates 60a to 60c which transmit power supply/control signals are provided to a region on the upside of the dielectric board 2a, where the microstrip line patterns 3a to 3b are not present.



LEGAL STATUS

[Date of request for examination] 21.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3707647

[Date of registration] 12.08.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-103176

(43) 公開日 平成11年(1999) 4月13日

(51) Int.Cl.⁸

識別記号

F I

H 0 5 K 3/46

H 0 5 K 3/46

Z

Q

H 0 1 P 1/15

H 0 1 P 1/15

3/08

3/08

5/08

5/08

L

審査請求 未請求 請求項の数11 O L (全 16 頁) 最終頁に続く

(21) 出願番号

特願平9-263049

(22) 出願日

平成9年(1997) 9月29日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 大橋 英征

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 湯川 秀憲

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 宮▲ざき▼ 守▲やす▼

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

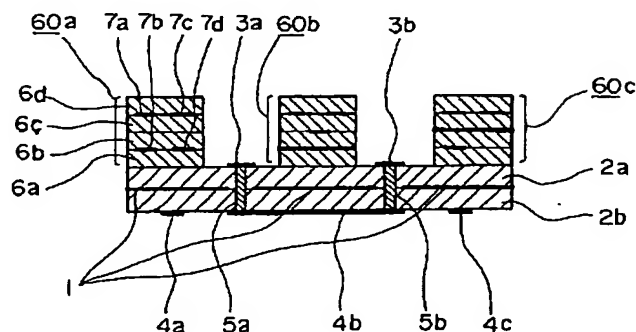
(74) 代理人 弁理士 高田 守 (外1名)

(54) 【発明の名称】 多層高周波回路基板及びこれを用いた高周波装置

(57) 【要約】

【課題】 マイクロ波帯、ミリ波帯などの高い周波数において、平行平板モードによる不要結合や不要共振を抑えた高周波回路の特性劣化の少ない多層高周波回路基板を得ること。

【解決手段】 地導体層1を挟む誘電体基板2a、2bの外面にマイクロストリップ線路パターン3a、3bを配置して第1、第2の高周波回路を構成し、地導体層1を貫き第1、第2の高周波回路間を高周波的に接続する少なくとも1つの層間接続手段を有し、誘電体基板2aの上面の上記マイクロストリップ線路パターンが存在しない領域に、電源・制御信号を伝送する複数のストリップ状導体パターンを挟む複数の誘電体基板積層部60a~60cを設けた構成とする。



1:地導体層

2a, 2b:誘電体基板

3a, 3b:マイクロストリップ線路パターン

4a~4c:マイクロストリップ線路パターン

5a~5b:層間接続ビアホール

6a~6d:誘電体基板

7a~7d:電源・制御信号用配線パターン

60a~60c:誘電体基板積層部

【特許請求の範囲】

【請求項 1】 地導体層を挟んで第 1 及び第 2 の誘電体基板を積層し、

上記第 1 の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンを配置して第 1 の高周波回路を構成し、

上記第 2 の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンを配置して第 2 の高周波回路を構成し、

上記地導体層を貫いて上記第 1 の高周波回路と第 2 の高周波回路の間を高周波的に接続する少なくとも 1 つの層間接続手段を有し、

上記第 1 の誘電体基板における上記第 1 の高周波回路を構成するマイクロストリップ線路パターンを設けた面の上記マイクロストリップ線路パターンが存在しない領域に、電源及び制御信号を伝送する複数のストリップ状導体パターンを層間に挟んで積層した誘電体基板積層部を設けたことを特徴とする多層高周波回路基板。

【請求項 2】 第 1 の誘電体基板のマイクロストリップ線路パターンを設けた面から地導体層までの間をくりぬいてキャビティを設け、上記キャビティの底面の地導体層の上に高周波回路素子を実装したことを特徴とする請求項 1 記載の多層高周波回路基板。

【請求項 3】 第 1 の誘電体基板面に配置されたマイクロストリップ線路パターンで構成された第 1 の高周波回路の高周波信号の入出力全てを層間結合手段によって第 2 の誘電体基板面に配置された第 2 の高周波回路に接続し、

上記第 1 の誘電体基板における上記マイクロストリップ線路パターンを設けた面の上記マイクロストリップ線路パターンが存在しない領域に設けた誘電体基板積層部によって上記第 1 の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状の壁を形成し、この枠状の壁の上面に蓋を設けて、上記第 1 の高周波回路を構成するマイクロストリップ線路パターンを被ったことを特徴とする請求項 1 または請求項 2 に記載の多層高周波回路基板。

【請求項 4】 第 1 の誘電体基板面に配置された第 1 の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状の壁を形成する誘電体基板積層部の上記マイクロストリップ線路パターン側の側面全面に、第 1 と第 2 の誘電体基板に挟まれた地導体層に電氣的に接続された導体膜を設け、

上記枠状の壁の上面に設けた上記第 1 の高周波回路を構成するマイクロストリップ線路パターンを被う蓋が、上記導体膜と電氣的に接続された導電性を有する蓋であることを特徴とする請求項 3 記載の多層高周波回路基板。

【請求項 5】 第 1 の誘電体基板面に配置されたマイクロストリップ線路パターンで構成された第 1 の高周波回路の高周波信号の入出力全てを層間結合手段によって第

2 の誘電体基板面に配置された第 2 の高周波回路に接続し、

上記第 1 の誘電体基板における上記マイクロストリップ線路パターンを設けた面に、上記第 1 の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状で、第 1 と第 2 の誘電体基板に挟まれた地導体層に電氣的に接続された金属壁を設け、上記枠状の金属壁の上面に設けた上記第 1 の高周波回路を構成するマイクロストリップ線路パターンを被う蓋が、上記金属壁と電氣的に接続された導電性を有する蓋であることを特徴とする請求項 1 または請求項 2 に記載の多層高周波回路基板。

【請求項 6】 第 1 の高周波回路を構成するマイクロストリップ線路パターンの一部と第 2 の高周波回路を構成するマイクロストリップ線路パターンの一部を地導体層を挟んで平行に対向して配置し、

上記 2 本のマイクロストリップ線路パターンを平行に対向して配置した部分において上記 2 本のマイクロストリップ線路パターンの間の地導体層に結合孔を設け、上記 2 本のマイクロストリップ線路パターン同士を電磁結合させ、第 1 の高周波回路と第 2 の高周波回路の間を接続する層間接続手段を備えたことを特徴とする請求項 1 または請求項 2 に記載の多層高周波回路基板。

【請求項 7】 第 1 の高周波回路を構成するマイクロストリップ線路パターンの一部と第 2 の高周波回路を構成するマイクロストリップ線路パターンの一部を地導体層を挟んで少なくとも高周波信号のマイクロストリップ線路上の波長の $1/4$ の長さにわたり平行に対向して配置し、

上記 2 本のマイクロストリップ線路パターンを平行に対向して配置した部分において上記 2 本のマイクロストリップ線路パターンの間の地導体層にマイクロストリップ線路パターンの線路方向の長さが高周波信号のマイクロストリップ線路上の波長の $1/4$ の長さの結合孔を設け、上記 2 本のマイクロストリップ線路パターン同士を電磁結合させ、第 1 の高周波回路と第 2 の高周波回路の間に方向性をもつ層間接続手段を備えたことを特徴とする請求項 1 または請求項 2 に記載の多層高周波回路基板。

【請求項 8】 第 1 または第 2 の一方の誘電体基板面に配置された高周波回路を構成するマイクロストリップ線路パターンに対向して平行に、他方の誘電体基板面に配置された高周波回路を構成する導体パターンとして、使用する高周波信号の誘電体基板内の伝搬波長の $1/2$ 以上の幅を有する帯状の導体パターンを配置し、

上記帯状の導体パターンの縁に沿って、使用する高周波信号の誘電体基板内の伝搬波長の $1/4$ 以下の間隔で列状に配置したビアホールにより、上記帯状の導体パターンと地導体層とを接続して、第 1 または第 2 の誘電体基板内部に方形導波管を構成し、

上記帯状導体パターンとマイクロストリップ線路パターンが対向して平行に配置された部分における地導体層に結合孔を設け、上記結合孔を介して上記方形導波管と上記高周波回路を構成するマイクロストリップ線路パターンの間を電磁結合させる層間接続手段を備えたことを特徴とする請求項 1 または請求項 2 に記載の多層高周波回路基板。

【請求項 9】 地導体層を挟んで 2 つの誘電体基板を積層し、N 及び M をそれぞれ 2 以上の整数として、一方の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンで形成された第 1 から第 N までの N 組の高周波電力 M 分配回路を配置し、他方の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンで形成された第 1 から第 M までの M 組の高周波電力 N 合成回路を配置し、1 から N の全ての整数 K に対して上記第 1 から第 N までの高周波電力 M 分配回路のうちの K 番目の高周波電力 M 分配回路の M 個の出力それぞれが、上記第 1 から第 M までの高周波電力 N 合成回路それぞれの K 番目の入力端子に層間接続手段を介して接続し、 $N \times M$ のマトリクス状高周波回路を、請求項 1 ～ 8 記載の少なくとも 1 つの多層高周波回路基板を用いて構成したことを特徴とする高周波装置。

【請求項 10】 N 組の高周波電力 M 分配回路の出力端子と、M 組の高周波電力 N 合成回路の入力端子の間それぞれに、可変移相器が挿入されていることを特徴とする請求項 9 記載の高周波装置。

【請求項 11】 N 組の高周波電力 M 分配回路の出力端子と、M 組の高周波電力 N 合成回路の入力端子の間それぞれに、高周波スイッチ回路が挿入されていることを特徴とする請求項 9 記載の高周波装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、多層高周波回路基板及びこれを用いた高周波装置に関し、特にマイクロ波帯およびミリ波帯における平行平板モードによる不要結合や不要共振の発生を抑え高周波回路の特性の向上に関する。

【0002】

【従来の技術】従来、この種の技術として例えば、特開平 5-299906 号公報に示されたものがあり、図 19 は上記文献に示されたものである。図において、1a ～ 1c は地導体層、2 は誘電体基板、5 は層間接続用ビアホール、9 は高周波回路素子、11 は電源・制御信号配線パターン、18 は電源・制御信号接続用ビアホール、34 は電源・制御信号用回路素子、36 は誘電体基板、37a、37b はストリップ導体パターンである。ストリップ導体パターン 37a、37b はそれぞれ、地導体層 1a、1b 及び 1b、1c の間に誘電体基板 2 を介して支持されて、2 層のトリプレート線路形の高周波

回路を構成している。2 つの層の高周波回路の間は、層間接続用ビアホールを用いて接続されている。また、基板 2 に開けたキャビティ状の穴の底面に、高周波回路素子が実装されストリップ導体パターン 37b で構成された高周波回路に接続されている。また、誘電体基板 36 の上面に設けられた電源・制御信号パターン 11 及び電源・制御信号用回路素子 34 で高周波回路に電源及び制御信号を供給する電源・制御回路が構成され、高周波回路部分と電源・制御信号接続用ビアホール 18 で接続されている。

【0003】このような構造の多層高周波回路基板においては、高周波回路を構成する線路が上下を地導体層で挟まれたトリプレート線路構造であるため、高周波回路同士の不要な結合や高周波信号の不要放射がなく、このため、高周波回路の実装密度を高くすることが可能となり、小形の高周波回路を実現することができる。また、このような構造の多層高周波回路基板は、セラミックのグリーンシートに導体パターンのパターンニングを施して積層した後に同時焼成する多層セラミック基板製造技術によって実現されている。

【0004】

【発明が解決しようとする課題】従来の多層高周波回路基板は以上のように構成されていて、多層のトリプレート線路形高周波回路では、複数の地導体層が存在して、通常、上下の地導体層の間の電位差を 0V に保ち、ストリップ導体パターンと地導体層の間に高周波信号の電圧を加えて使用される。しかし、このような構成の高周波回路基板においては、高周波回路素子を実装するための誘電体基板 2 に設けた穴の部分において地導体層 1c にも穴があいた構造になっており、また、高周波信号の層間接続のためのビアホールの部分や電源・制御信号を接続するためのビアホールの部分においても、地導体層 1b や 1c に穴があいた構造になっているため、これらの部分で上下の地導体層の間に高周波信号の電位差が生じやすい。このように、上下の地導体層の間に高周波信号の電位差が生じた場合、上下の地導体層の間を伝搬する平行平板モードが励振されて、高周波信号がストリップ導体パターンとは関係なく伝搬して、回路内で不要な結合を生じたり、不要な共振を起こして、高周波回路の特性を劣化させるといった問題が起こる。このような上下の地導体に電位差が生じやすい部分において、上下の地導体層の間をビアホールで短絡して平行平板モードの発生を抑える方法もあるが、使用する高周波信号の周波数が高くなると、ビアホールの有するインダクタンス成分によって、上下の地導体の間の電位差が完全に 0V とはできなくなるため、特にミリ波帯などの高い周波数帯においては良好な特性を実現することが困難であるという課題があった。

【0005】また、従来の多層のトリプレート線路形高周波回路のような構造の多層高周波回路基板を外部の高

周波回路と接続して用いる場合、複数ある地導体層のうちの1つの層のみを外部回路の地導体と接続すると、他の地導体層に流れる電流を十分に外部回路に流すことができず、接続部分における反射特性が劣化したり、地導体層の間に電位差が生じて平行平板モードが発生して不要結合や不要共振を生じるという課題があった。

【0006】この発明は、上記のような課題を解決するためになされたもので、マイクロ波帯やミリ波帯などの高い周波数において、平行平板モードによる不要結合や不要共振の発生を抑え、高周波回路の特性劣化の少ない多層高周波回路基板を得ることを目的とする。また、この多層高周波回路基板を用いてさらに平面的かつ小形の高周波装置を得ることを目的とする。

【0007】

【課題を解決するための手段】上記の目的を達成するために、請求項1記載の発明の多層高周波回路基板は、地導体層を挟んで第1及び第2の誘電体基板を積層し、上記第1の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンを配置して第1の高周波回路を構成し、上記第2の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンを配置して第2の高周波回路を構成し、上記地導体層を貫いて上記第1の高周波回路と第2の高周波回路の間を高周波的に接続する少なくとも1つの層間接続手段を有し、上記第1の誘電体基板における上記第1の高周波回路を構成するマイクロストリップ線路パターンを設けた面の上記マイクロストリップ線路パターンが存在しない領域に、電源及び制御信号を伝送する複数のストリップ状導体パターンを層間に挟んで積層した誘電体基板積層部を設けたことを特徴とする。

【0008】また、請求項2記載の発明の多層高周波回路基板は、請求項1記載の発明の多層高周波回路基板における第1の誘電体基板のマイクロストリップ線路パターンを設けた面から地導体層までの間をくりぬいてキャビティを設け、上記キャビティの底面の地導体層の上に高周波回路素子を実装したことを特徴とする。

【0009】また、請求項3記載の発明の多層高周波回路基板は、請求項1または2に記載の多層高周波回路基板における第1の誘電体基板面に配置されたマイクロストリップ線路パターンで構成された第1の高周波回路の高周波信号の入出力全てを層間結合手段によって第2の誘電体基板面に配置された第2の高周波回路に接続し、上記第1の誘電体基板における上記マイクロストリップ線路パターンを設けた面の上記マイクロストリップ線路パターンが存在しない領域に設けた誘電体基板積層部によって上記第1の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状の壁を形成し、この枠状の壁の上面に蓋を設けて、上記第1の高周波回路を構成するマイクロストリップ線路パターンを被ったことを特徴とする。

【0010】また、請求項4記載の発明の多層高周波回路基板は、請求項3記載の多層高周波回路基板における第1の誘電体基板面に配置された第1の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状の壁を形成する誘電体基板積層部の上記マイクロストリップ線路パターン側の側面全面に、第1と第2の誘電体基板に挟まれた地導体層に電氣的に接続された導体膜を設け、上記枠状の壁の上面に設けた上記第1の高周波回路を構成するマイクロストリップ線路パターンを被う蓋が、上記導体膜と電氣的に接続された導電性を有する蓋であることを特徴とする。

【0011】また、請求項5記載の発明の多層高周波回路基板は、請求項1または2に記載の多層高周波回路基板における第1の誘電体基板面に配置されたマイクロストリップ線路パターンで構成された第1の高周波回路の高周波信号の入出力全てを層間結合手段によって第2の誘電体基板面に配置された第2の高周波回路に接続し、上記第1の誘電体基板における上記マイクロストリップ線路パターンを設けた面に、上記第1の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状で、第1と第2の誘電体基板に挟まれた地導体層に電氣的に接続された金属壁を設け、上記枠状の金属壁の上面に設けた上記第1の高周波回路を構成するマイクロストリップ線路パターンを被う蓋が、上記金属壁と電氣的に接続された導電性を有する蓋であることを特徴とする。

【0012】また、請求項6記載の発明の多層高周波回路基板は、請求項1または2に記載の多層高周波回路基板における第1の高周波回路を構成するマイクロストリップ線路パターンの一部と第2の高周波回路を構成するマイクロストリップ線路パターンの一部を地導体層を挟んで平行に対向して配置し、上記2本のマイクロストリップ線路パターンを平行に対向して配置した部分において上記2本のマイクロストリップ線路パターンの間の地導体層に結合孔を設け、上記2本のマイクロストリップ線路パターン同士を電磁結合させ、第1の高周波回路と第2の高周波回路の間を接続する層間接続手段を備えたことを特徴とする。

【0013】また、請求項7記載の発明の多層高周波回路基板は、請求項1または2に記載の多層高周波回路基板における第1の高周波回路を構成するマイクロストリップ線路パターンの一部と第2の高周波回路を構成するマイクロストリップ線路パターンの一部を地導体層を挟んで少なくとも高周波信号のマイクロストリップ線路上の波長の $1/4$ の長さにわたり平行に対向して配置し、上記2本のマイクロストリップ線路パターンを平行に対向して配置した部分において上記2本のマイクロストリップ線路パターンの間の地導体層にマイクロストリップ線路パターンの線路方向の長さが高周波信号のマイクロストリップ線路上の波長の $1/4$ の長さの結合孔を設

け、上記2本のマイクロストリップ線路パターン同士を電磁結合させ、第1の高周波回路と第2の高周波回路の間に方向性をもつ層間接続手段を備えたことを特徴とする。

【0014】また、請求項8記載の発明に係る多層高周波回路基板は、請求項1または2に記載の多層高周波回路基板における第1または第2の一方の誘電体基板面に配置された高周波回路を構成するマイクロストリップ線路パターンに対向して平行に、他方の誘電体基板面に配置された高周波回路を構成する導体パターンとして、使用する高周波信号の誘電体基板内の伝搬波長の $1/2$ 以上の幅を有する帯状の導体パターンを配置し、上記帯状の導体パターンの縁に沿って、使用する高周波信号の誘電体基板内の伝搬波長の $1/4$ 以下の間隔で列状に配置したビアホールにより、上記帯状の導体パターンと地導体層とを接続して、第1または第2の誘電体基板内部に方形導波管を構成し、上記帯状導体パターンとマイクロストリップ線路パターンが対向して平行に配置された部分における地導体層に結合孔を設け、上記結合孔を介して上記方形導波管と上記高周波回路を構成するマイクロストリップ線路パターンの間を電磁結合させる層間接続手段を備えたことを特徴とする。

【0015】また、請求項9記載の発明に係る高周波装置は、地導体層を挟んで2つの誘電体基板を積層し、N及びMをそれぞれ2以上の整数として、一方の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンで形成された第1から第NまでのN組の高周波電力M分配回路を配置し、他方の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンで形成された第1から第MまでのM組の高周波電力N合成回路を配置し、1からNの全ての整数Kに対して上記第1から第Nまでの高周波電力M分配回路のうちのK番目の高周波電力M分配回路のM個の出力それぞれが、上記第1から第Mまでの高周波電力N合成回路それぞれのK番目の入力端子に層間接続手段を介して接続し、 $N \times M$ のマトリクス状高周波回路を、請求項1～8記載の少なくとも1つの多層高周波回路基板を用いて構成したことを特徴とする。

【0016】また、請求項10記載の発明に係る高周波装置は、請求項9記載の高周波装置におけるN組の高周波電力M分配回路の出力端子と、M組の高周波電力N合成回路の入力端子の間それぞれに、可変移相器が挿入されていることを特徴とする。

【0017】また、請求項11記載の発明に係る高周波装置は、請求項9記載の高周波装置におけるN組の高周波電力M分配回路の出力端子と、M組の高周波電力N合成回路の入力端子の間それぞれに、高周波スイッチ回路が挿入されていることを特徴とする。

【0018】

【発明の実施の形態】

実施の形態1. 図1はこの発明の多層高周波回路基板の実施の形態1を示す基板断面図である。図において、1は地導体層、2a、2bは誘電体基板、3a、3b及び、4a～4cはマイクロストリップ線路パターン、5a、5bは層間接続手段として層間接続ビアホール、6a～6dは誘電体基板、7a～7dは電源・制御信号用配線パターン、60a～60cは誘電体基板積層部である。誘電体基板2aと誘電体基板2bは地導体層1を挟んで積層されており、地導体層1と誘電体基板2a及びマイクロストリップ線路パターン3a、3bによって第1層のマイクロストリップ線路形高周波回路が構成され、地導体層1と誘電体基板2b及びマイクロストリップ線路パターン4a～4cによって第2層のマイクロストリップ線路形高周波回路が構成されている。第1層の高周波回路と第2層の高周波回路の間は、層間接続用ビアホール5a、5bによって高周波的に接続されている。誘電体基板2aの上面のうち、マイクロストリップ線路パターンが存在しない領域に、誘電体基板2aの上面にさらに複数の誘電体基板6a～6dを積層し、誘電体基板積層部60a～60cを構成している。この誘電体基板積層部60a～60cの内層の各誘電体基板の間には、電源・制御信号用配線パターンが設けられ、高周波回路に電源や制御信号を供給するための配線として用いられる。

【0019】図1の多層高周波回路基板では、電源・制御信号用配線パターンを、誘電体基板2a上に設けた誘電体基板積層部60a～60cの内部に複数の層にわたって密集して配置することにより、多層高周波回路基板上における電源・制御信号配線用パターンの占有面積を減らしている。これにより、高周波回路を構成するストリップ線路パターンの上部には、誘電体基板や導体パターンを配置する必要がなくなり、高周波回路全てをマイクロストリップ線路で構成することができる。

【0020】マイクロストリップ線路形高周波回路は、1層の地導体層と1層のマイクロストリップ線路パターンから構成され、地導体層とマイクロストリップ線路パターンの間に高周波信号の電圧を印加して用いられる。このため、トリプレート線路形の高周波回路のように複数の地導体が存在しないので、平行平板モードのような不要な伝搬モードは存在できない。さらに、図1に示した多層高周波回路基板においては、1つの地導体層を共通に用いて2層のマイクロストリップ線路形高周波回路を両面に配置しているため、高周波回路の地導体層が1層のみの構成となり、多層高周波回路基板全体においても平行平板モードは存在できない。従って、地導体層に穴を開けるなどしても、平行平板モードが発生することではなく、不要結合や不要共振による高周波回路の特性劣化が生じないという効果がある。

【0021】一方、マイクロストリップ線路はトリプレート線路の場合と異なり、マイクロストリップ線路パタ

一の片側にのみ地導体層がある解放形の線路であるため、高周波信号が空間に放射されて他の高周波回路に結合して特性劣化の原因となることがある。しかし、ここで示した実施の形態においては、結合によって影響を与える恐れのある回路同士を地導体層を挟んで裏表に配置することによって、不要結合を防ぐことが可能である。また、第1の高周波回路においては、2本のマイクロストリップ線路パターン3a、3bの間に設けた誘電体基板積層部60bが、上記パターン間に配置された隔壁構造となるため、2本のマイクロストリップ線路パターン間の結合を減らすという効果もある。

【0022】また、このような多層高周波回路基板を基板外部の回路と接続する場合、地導体層が1層のみであるため、この地導体層と外部回路の地導体を接続することによって良好な特性が得られ、従来の多層高周波回路基板のように反射特性が劣化したり、平行平板モードが発生することもない。

【0023】以上のように、この実施の形態1によれば、多層基板内に平行平板モードの発生を防ぐとともに、マイクロストリップ線路間の結合を低減し、良好な特性を有する、また外部の高周波回路との接続部においても、良好な反射特性を有する多層高周波回路基板を得ることができる。なお、この説明では、誘電体基板積層部60a~60cを構成する誘電体基板の層数が4層の場合について説明したが、これに限るものでなく、また、それぞれの誘電体基板2a、2b上に設けられたマイクロストリップ線路パターンの数や、それによって同じ誘電体基板上に設けられる高周波回路の数もこれに限るものでなく、多くても同様の効果が得られる。

【0024】実施の形態2。図2はこの発明の多層高周波回路基板の実施の形態2を示す基板断面図、図3は図2の基板上面から見たパターン図である。図において、8は誘電体基板2aに設けたキャビティ、9は高周波回路素子、10は接続用ワイヤ、11は電源・制御信号配線パターンである。その他実施の形態1に示したものと同様のものには同一符号を付している。この実施の形態においては、誘電体基板2aのマイクロストリップ線路パターンをもうけた面から地導体層1までくりぬいた方形のキャビティ8を設け、キャビティ8の底面に地導体層1を露出させている。高周波回路素子9は、キャビティ8の底面の地導体層1の上に半田付けなどによって固定され、接続用ワイヤ10によって、誘電体基板2a上面のマイクロストリップ線路パターン3a、3b及び、電源・制御信号配線パターン11と接続されている。マイクロストリップ線路パターン3a、3bはそれぞれ層間接続手段である層間接続用ビアホール5a、5bによって誘電体基板2b上に設けられたマイクロストリップ線路パターン4a、4bに接続されている。電源・制御信号配線パターン11は誘電体基板積層部60a、60cの下部まで導かれ、ビアホールなどによって、誘電

体基板積層部60a、60cの内層に設けられた電源・制御信号配線パターン7a~7dに接続されている。

【0025】このように、誘電体基板2aにキャビティ8を設けてその底面に地導体層1を露出させることにより、MMIC（モノリシックマイクロ波IC）などのマイクロストリップ線路で構成されて裏面に地導体が存在する構造の高周波回路素子を容易に実装することができる。また、誘電体基板2aの厚さを高周波回路素子の厚さとほぼ等しければ、基板上のマイクロストリップ線路パターンと高周波回路素子の接続部に段差が無くなり、良好な反射特性を実現することができる。

【0026】以上のように、この実施の形態2によれば、MMICなどの高周波回路素子を容易かつ良好な特性で実装することが可能な多層高周波回路基板を得ることができる。

【0027】なお、図3においては、誘電体基板にキャビティを2個設けた構成を例示したが、キャビティの数はこれに限るものではない。

【0028】実施の形態3

図4はこの発明の多層高周波回路基板の実施の形態3を示す基板断面図、図5は図4の基板上面から見たパターン図である。図において、13は蓋、60は誘電体基板積層部である。その他実施の形態1、2に示したものと同様のものには同一符号を付している。この実施の形態においては、誘電体基板積層部60が誘電体基板2aの2つのキャビティ8a、8bそれぞれに高周波回路素子9a、9bを実装して構成された2組の高周波回路それぞれの周りを取り囲むように枠状の隔壁を構成している。電源・制御信号配線パターン11は誘電体基板積層部60で構成された枠状の隔壁の下部まで延びて、ビアホール等により誘電体基板積層部の内層の電源・制御信号配線パターン7に接続されている。マイクロストリップ線路パターン3a、3bはすべて、層間接続用ビアホール5a、5bで誘電体基板2b上に構成された第2の高周波回路に接続され、誘電体基板積層部60で構成された隔壁の下部には存在しない。蓋13は誘電体基板積層部60で構成された枠状の隔壁の内寸より大きく、誘電体基板積層部60の上面に接着剤などによって取り付けられている。

【0029】このように、高周波回路部分を取り囲むように誘電体基板積層部60によって枠状の隔壁を構成して、上面に蓋を設けることにより、キャビティ内に実装したMMICなどの高周波半導体素子を気密封止することができる。これにより、高周波回路の耐環境性及び信頼性を高めることができる。蓋としては、金属板やセラミック板等、気密封止構造に耐える素材であればよい。

【0030】以上のように、この実施の形態3によれば、高周波回路素子としてMMICなどの高周波半導体素子を気密封止して実装し、耐久性及び信頼性の向上を

図った多層高周波回路基板を得ることができる。

【0031】実施の形態4. 図6はこの発明の多層高周波回路基板の実施の形態4を示す基板断面図、図7は図6の基板上面から見たパターン図である。図において、14は導電性蓋、15は壁側面導体膜、16は接地用ビアホール、17は電源・制御信号用配線パターン、18は電源・制御信号接続用ビアホールである。その他実施の形態3に示したものと同様なものには同一符号を付している。この実施の形態においては、実施の形態3と同様に、複数の誘電体基板を積層して構成された誘電体基板積層部60が誘電体基板2aの2つのキャビティ8a、8bそれぞれに高周波回路素子9a、9bを実装して構成された2組の高周波回路それぞれの周りを取り囲むように枠状の隔壁を構成している。枠状の隔壁の内側の側面の全面に壁側面導体膜15が設けられており、この壁側面導体膜15は接地用ビアホール16によって誘電体基板2aの裏面の地導体層1に接続されている。

【0032】電源・制御信号配線パターン11は誘電体基板積層部60で構成された枠状の隔壁の内側で、一旦、電源・制御信号接続用ビアホール18によって誘電体基板2a、2b及び地導体層1をつらぬいて、誘電体基板2bの裏面に取り出され、誘電体基板2bの裏面に配置された電源・制御信号配線パターン17によって、誘電体基板積層部60の下部まで導かれている。ここで再び、電源・制御信号接続用ビアホール18によって誘電体基板2a、2b及び地導体層1を貫いて誘電体基板積層部60の内層の電源・制御信号配線パターン7に接続されている。これにより、電源・制御信号の配線が、隔壁の側面に設けられた壁側面導体膜と干渉せずに接続できる。一方、マイクロストリップ線路パターン3a、3bはすべて、実施の形態3と同様に、層間接続用ビアホール5a、5bで誘電体基板2b上に構成された第2層の高周波回路に接続され、誘電体基板積層部60で構成された隔壁の下部には存在しない。導体蓋は枠状の隔壁の側面に設けられた壁側面導体膜と電気的な導通が確保できるように、半田付けや導電性接着剤などによって、誘電体基板積層部60の上面に取り付けられている。

【0033】このように、枠状の隔壁の側面に導体膜を設け、この導体膜をビアホールによって基板内部の地導体層1と接続するとともに、この導体膜と導通のとれた導電性の蓋をすることによって、枠状の隔壁の内部を電氣的にシールドする効果が得られ、隔壁は気密封止の機能の他にシールド機能を有している。これにより、高周波回路からの高周波信号の放射を抑えることができ、高周波回路間の不要結合による特性劣化を防ぐことができる。

【0034】以上のようにこの実施の形態4によれば、実装したMMICなどの高周波回路素子を気密封止するとともに、高周波回路部分をシールドすることができ、

不要結合等による高周波回路の特性劣化を抑え、且つ耐久性及び信頼性の向上を図った多層高周波回路基板を得ることができる。

【0035】実施の形態5. 図8はこの発明の多層高周波回路基板の実施の形態5を示す基板断面図である。図において、19は金属壁である。その他実施の形態4に示したものと同様なものには同一符号を付している。この実施の形態においては、誘電体基板2aのキャビティ8に高周波回路素子9を実装して構成された高周波回路の周りを取り囲むように枠状の金属壁19を配置し、その下部はビアホールによって地導体層1に接続されている。また、金属壁19の上部には溶接や半田付け、導電性接着剤などにより導通を確保して導電性の蓋14が取り付けられている。

【0036】このように、高周波回路をシールドする構成として金属壁を用いているため、誘電体基板2a上面にロウ付けや半田付けまたは接着によってシールド構造を設けることができ、誘電体基板側面に導体膜を設ける場合より加工が容易となる。また、誘電体基板積層部60の高さや幅などの形状によらず、任意の形状のシールド構造を設けることも可能となる。

【0037】以上のように、この実施の形態によれば、シールド構造を容易な加工で設けることができるとともに、シールド構造の形状を誘電体基板積層部の形状と関係なく決めることができるという効果がある。

【0038】実施の形態6. 図9はこの発明の多層高周波回路基板の実施の形態6を示す基板断面図、図10は図9の多層高周波回路基板を説明する基板構成図である。図10(a)でこの多層高周波回路基板の層間接続手段を説明する図である。図10(b)は図10(a)のA-A断面図である。図9、図10において、20a、20bは、結合孔である。その他は実施の形態1に示したものと同様なものには同一符号を付している。図9、図10(a)、図10(b)において、誘電体基板2aの2本の先端オープンマイクロストリップ線路パターン3a、3bと、誘電体基板2bの2本の先端オープンのマイクロストリップ線路パターン4a、4bのそれぞれの一部(長さ2L部分)が地導体層1を挟んで平行に対向して配置されている。この長さ2L部分のほぼ中央の地導体層1に、マイクロストリップ線路パターンの長さ方向に対し直角方向にスリット状の結合孔20a、20bを設け、それぞれのマイクロストリップ線路パターンのオープン端から結合孔の中心までの距離は、すべて等しくしている。

【0039】このような構成において、Lの長さを、使用する高周波信号のマイクロストリップ線路上の波長の1/4にすると、それぞれのマイクロストリップ線路パターンが先端オープンとなっているため、平行に対向して配置されている一方のマイクロストリップ線路パターンに加えられた高周波信号は結合孔の位置で電流が最大

の定在波を生じ、結合孔に強く電磁結合する。結合孔に電磁結合した高周波信号は、さらに地導体層 1 の反対側のマイクロストリップ線路パターンに電磁結合する。このため、誘電体基板 2 a 上に設けられた高周波回路と誘電体基板 2 b 上に設けられた高周波回路の間で、電磁結合による層間接続手段が構成される。

【0040】ビアホールを用いた層間接続手段においては、高周波信号の周波数が高くなるにつれて、ビアホールのインダクタンスが大きく影響して、反射特性が劣化してくる。これに対して、この実施の形態 6 による電磁結合を用いた構成では、マイクロストリップ線路パターンの形状や結合孔の大きさなどを適当に選べば、高い周波数においても良好な特性を得ることができる。従来のトリプレート線路において、このような構成の電磁結合を実現しようとすると、平行平板モードが励振されて特性が大きく劣化する。

【0041】以上のように、この実施の形態 6 によれば、良好な反射特性を有する層間接続手段を有する多層高周波回路基板を得ることができる。

【0042】実施の形態 7. 図 11 はこの発明の多層高周波回路基板の実施の形態 7 を示す基板構成図である。図において、21 a、21 b はマイクロストリップ線路パターン 3 a の両端の端子であり、22 a、22 b はマイクロストリップ線路パターン 4 a の両端の端子である。その他実施の形態 1 で示したものと同様なものには同一符号を付している。この実施の形態においては、地導体層 1 を挟んだ 2 つの誘電体基板上のマイクロストリップ線路パターン 3 a と 4 a を長さ L にわたって平行に対向して配置し、その間の地導体 1 に長さ L の結合孔 20 a を設けて、上記の対向して配置された 2 つの誘電体基板上のマイクロストリップ線路パターン 3 a と 4 a 同士を結合させている。この際に、上記のマイクロストリップ線路パターン 3 a と 4 a が長さ L の結合孔 20 a と重なる部分において、結合による線路インピーダンスの変化を補正するため、線路幅を変化させている。

【0043】このような構成において 2 つのマイクロストリップ線路パターン 3 a、4 a は結合線路形方向性結合器を構成し、結合部分の長さ L を使用する高周波信号のマイクロストリップ線路上の波長の $1/4$ にすると、最大の結合度を得られる。このとき、端子 21 a からマイクロストリップ線路パターン 3 a に高周波信号を加えた場合、信号の一部は誘電体基板 2 b 上のマイクロストリップ線路パターン 4 a に結合して端子 22 a から出力される。残りの信号はマイクロストリップ線路パターン 3 a を伝搬して端子 21 b から出力される。

【0044】以上のように、この実施の形態 7 によれば、地導体層 1 を挟んで配置した誘電体基板 2 a、2 b の上にそれぞれマイクロストリップ線路パターン 3 a、4 a で構成された高周波回路の間を、結合線路形方向性結合器を用いて結合させることができ、多層高周波回路

基板を用いて電力分配回路や電力合成回路などの回路を構成する際に、層間接続手段を兼ねることにより回路を小型化する多層高周波回路基板を得ることができる。

【0045】実施の形態 8. 図 12 はこの発明の多層高周波回路基板の実施の形態 8 を示す基板断面図、図 13 は図 12 に示した基板裏面から見たパターン図である。図において、23 a、23 b は導体パターン、24 a、24 b は方形導波管、25 はビアホール列である。その他実施の形態 1 に示したものと同様のものは同一符号を付している。この実施の形態においては、誘電体基板 2 a 上にマイクロストリップ線路パターン 3 a、3 b を設けてマイクロストリップ線路形の高周波回路を形成している。一方、誘電体基板 2 b 上には、使用する高周波信号の誘電体基板内の波長の $1/2$ 以上の幅を有する帯状の導体パターン 23 a、23 b を配置し、この帯状の導体パターン 23 a、23 b の周囲を、使用する高周波信号の誘電体基板内の波長の $1/4$ 以下の間隔で列状に配置したビアホールによって地導体層 1 と接続して方形導波管 24 a、24 b を形成している。マイクロストリップ線路パターン 3 a、3 b と方形導波管 24 a、24 b を、形成している。上記マイクロストリップ線路パターン 3 a、3 b と上記方形導波管 24 a、24 b とを部分的に地導体層 1 を介して対向して配置し、その間の地導体層 1 にスリット状の結合孔を設け、誘電体基板 2 a 上の高周波回路と方形導波管の間を電磁結合させている。

【0046】通常、マイクロストリップ線路は、マイクロストリップ線路パターンが狭いため導体による損失が非常に大きい。このように帯状の導体パターンとビアホール列及び地導体層 1 によって構成した方形導波管の場合は、導体を流れる電流密度がマイクロストリップ線路に比べて非常に小さくなるため損失を低減できる。従って、このような導波管を用いて高周波回路を構成することにより、低損失な多層高周波回路基板を得ることができる。なお、実施の形態では図 12、13 においては、誘電体基板 2 b に方形導波管を形成した例について説明したが、誘電体基板 2 a に、また、誘電体基板 2 a、2 b の両方に方形導波管を形成してもよい。また、図 12、13 においては、方形導波管を設けた側の誘電体基板上にマイクロストリップ線路パターンを設けていないが、同じ誘電体基板上に、方形導波管による高周波回路とマイクロストリップ線路による高周波回路の両方を設けてもよい。

【0047】以上のように、この実施の形態 8 によると、方形導波管有し低損失な多層高周波回路基板を得ることができる。

【0048】実施の形態 9. 図 14 はこの発明の高周波装置の実施の形態 9 を示す基板上面パターン図である。図 15 は図 14 に示す高周波装置の回路構成を説明する図である。図において、26 a ~ 26 h は高周波電力 4 合成回路、27 a ~ 27 d は高周波電力 8 分配回路、2

8a~28dは入力端子、29a~29hは出力端子である。その他実施の形態4で示したものと同様なものには同一符号を付している。8組の高周波電力4合成回路26a~26hは誘電体基板2b上にマイクロストリップ線路パターンによって構成されており、ここではWilkinson形電力分配器を入出力を逆にして2段のトーナメント状に接続した回路構成となっている。また、4組の高周波電力8分配回路27a~27dは誘電体基板2a上にマイクロストリップ線路パターンによって構成されており、ここではWilkinson形電力分配器を3段のトーナメント状に接続した回路構成となっている。これらの高周波電力8分配回路27a~27dはそれぞれ誘電体基板積層部60によって構成された枠状の隔壁の内部に配置され、その入力層間接続手段を介してそれぞれ誘電体基板2b上のマイクロストリップ線路パターンに接続され、入力端子28a~28dに接続されている。一方、各高周波電力8分配回路の8組の出力は、層間接続手段を介して、それぞれ、誘電体基板2b上に設けられた8個の高周波電力4合成回路の4つの入力端子のうちの一つに接続されている。図14に示すこの多層高周波回路基板は、図15に示すようなマトリクス状の高周波装置を平面的に小型に形成したものである。通常、図15に示すようなマトリクス状の高周波装置を、平面的に構成すると、線路同士が交差する部分が生ずるが、図14に示すような多層高周波回路基板を用いることによって、マイクロストリップ線路パターンが交差する部分がなく、平面的なマトリクス回路を構成することができる。

【0049】図14、15に示す高周波装置の動作について説明する。入力端子28aより加えられた高周波信号は、高周波電力8分配回路27aによって8分配され、それぞれ8個の高周波回路26a~26hに加えられ、同じように入力端子28b~28dに加えられて分配された3つの信号と合成され出力端子29a~29hに出力される。このような回路は、高周波信号を入力する端子によって出力端子から出力される高周波信号の振幅位相を異ならせる高周波装置を実現できる。このような用途としては、例えばマルチビームのアレーアンテナの給電回路装置があげられる。この場合、4つの入力端子28a~28dは4つのビームそれぞれに対応した高周波信号の入力端子となり、8つの出力端子29a~29hは、8個のアレー素子への出力端子となる。4組の電力8分配回路27a~27dそれぞれの分配振幅位相の分布を、それぞれのアレー放射パターンを実現するために必要なアレー素子の励振振幅位相分布にしておけば、入力する端子に応じてマルチビームの放射パターンが得られる。

【0050】なお、ここでは、電力分配回路の分配数を8、電力合成回路の合成数を4とした場合について説明したが、それぞれの数は任意に選ぶことが可能であり、

任意の分配数、合成数の回路についても、この実施の形態と同様に実現することが可能である。

【0051】以上のように、この実施の形態9によれば、多層高周波回路基板を用いて、平面的に小型に構成した、2以上の任意の整数N、Mとして、 $N \times M$ のマトリクス状の高周波装置を得ることができる。

【0052】実施の形態10

図16はこの発明の高周波装置の実施の形態10を示す構成ブロック図である。図17は図16に示した高周波装置を構成する基板上面パターン図である。図において、30は可変移相器である。その他実施の形態9で示したものと同様なものには同一符号を付している。26a~26Mは電力N合成回路、27a~27Nは電力M分配回路、28a~28Nは入力端子、29a~29Mは出力端子である。この実施の形態においては、電力M分配回路の出力端子と電力N合成回路の入力端子の間それぞれに、可変移相器30を挿入しているため、入力端子28a~28Nから入力された高周波信号に対して、任意の位相分布の高周波信号を出力端子から取り出すことが可能であるとともに、可変移相器30の設定を変えることにより、出力信号の位相分布を任意に可変することができる。このような高周波装置は、マルチビームのフェーズドアレーアンテナの給電回路として用いることが可能である。

【0053】図17は図16に示した高周波装置を構成する多層高周波回路基板の基板上面パターン図である。但しこの図ではNを5、Mを4の場合を例に示す。図において、26a~26dは高周波電力5合成回路、27a~27eは高周波電力4分配回路、30は可変移相器、31は結合線路形方向性結合器、32は無反射終端器、33は電力2合成器、34は制御用IC、28、29はそれぞれ入力端子、出力端子である。20は結合孔で図11と同一である。2aは誘電体基板、5は層間接続ビアホールである。60は誘電体基板積層部であり、図6、7と同一である。この高周波装置を構成する多層高周波回路基板は、ビーム数5、放射素子数4のフェーズドアレーアンテナの給電回路の構成例であり、5組の電力4分配回路は、裏面の誘電体基板2b上にマイクロストリップ線路で構成され、各出力は層間接続手段によって表面の誘電体基板2a上に取り出され、それぞれMMICで構成された半導体可変移相器30の入力に加えられる。半導体可変移相器30で任意の位相分布に設定された信号は、再び層間接続手段によって裏面の誘電体基板2b上に取り出され、誘電体基板2a及び2bの両面を用いて構成された4組のマイクロストリップ線路で構成された高周波電力5合成回路に加えられる。高周波電力5合成回路は、5つの入力端子のうちの2つずつ2組の入力をWilkinson形電力2分配器33によって2合成し、この合成出力2組及び、残りの1つの入力を誘電体基板2a及び2bの両側のマイクロストリップ

ブ線路パターンを地導体層にあげた結合孔により20により結合させて構成した結合線路形方向性結合器31によって合成し、出力端子29に出力する。

【0054】また、半導体可変移相器を駆動する電源及び制御信号は、一旦、ビアホールによって裏面の誘電体基板2b上に取り出され、誘電体基板積層部60の下部間で配線されて、再びビアホールで誘電体基板積層部の内層に配置された電源・制御信号配線パターンによって配線される。この配線は、誘電体基板積層部の上面に配置された、制御用ICに接続されている。また、制御用ICに対する入力信号などは、基板端部に設けられた制御信号接続部の端子から入力される。なお、各結合線路形方向性結合器31のアイソレーション端子は無反射終端器32によって終端させている。なお、入力端子、出力端子及び制御信号接続部は、多層高周波回路基板の外部の回路との接続を容易にするために、誘電体基板2aの上面の基板端部に設けられており、入力端子から高周波電力4分配回路へは層間接続手段を介して接続されている。

【0055】また、半導体可変移相器の周りは、誘電体基板積層部によって枠状の隔壁が設けられており、図示は省略しているが、それぞれの隔壁に対して気密封止用の蓋を取り付けて、半導体可変移相器を保護する。従って、この多層高周波回路基板を用いることにより、5組の高周波電力4分配回路、4組の高周波電力5合成回路、20組の半導体可変移相器及び制御用のICの全てを配置して構成できるとともに、半導体可変移相器の気密封止も行うことができる。

【0056】以上のように、この実施の形態10では、Nを5、Mを4の場合を例として説明したが、多層高周波回路基板を用いて、N個のビームを形成する放射素子数Mのフェースドアレーアンテナ（高周波装置）の給電回路を平面的に小形に構成することができる。なお、この実施の形態10では、結合線路型方向性結合器を層間接続手段として有する多層高周波回路基板を用いた例を示したが、これに限らず実施の形態1～8に説明した多層高周波回路基板を用いて同様に平面的に小形に構成することができる。

【0057】実施の形態11。図18はこの発明の高周波装置の実施の形態11を示す構成ブロック図である。図において、28、29はそれぞれ入力端子、出力端子で、図14、図15と同一である。35は高周波半導体スイッチである。この実施の形態においては、電力M分配回路の出力端子と電力N合成回路の入力端子の間それぞれに、高周波半導体スイッチを挿入しているため、各入力端子28に入力された高周波信号を任意の1つの出力端子に接続するというスイッチマトリクスを実現することが可能である。この場合も、実施の形態10の場合と同様に、多層高周波回路基板を用いて、全ての回路を配置して構成できるとともに、高周波半導体スイッチの

気密封止を行うことができる。

【0058】以上のように、この実施の形態11によれば、多層高周波回路基板を用いて、任意の2以上の整数N、Mとして、 $N \times M$ の高周波スイッチマトリクスを平面的に小型に構成する高周波装置を得ることができる。

【0059】

【発明の効果】以上のように、請求項1の発明によれば、地導体層を挟んで第1及び第2の誘電体基板を積層し、その両面にマイクロストリップ線路パターンを配置してそれぞれ第1、2の高周波回路を構成し、上記接地導体層を貫いて上記第1の高周波回路と第2の高周波回路の間を高周波的に接続する少なくとも1つの層間接続手段を設け、上記第1の誘電体基板面の上記第1の高周波回路を構成するマイクロストリップ線路パターンが存在しない領域に、電源及び制御信号を伝送する複数のストリップ状導体パターンを挟み積層した複数の誘電体基板積層部を設けたので、多層基板内に平行平板モードによる不要結合や不要共振の発生を抑え、高周波回路の特性劣化の少ない多層高周波回路基板を得ることができる。

【0060】また、請求項2の発明によれば、請求項1の発明に加えて、第1の誘電体基板のマイクロストリップ線路パターン面から地導体層までの間をくりぬいてキャビティ設け、上記キャビティの底面の地導体層の上に高周波回路素子を実装したので、MMICなど入出力端子がマイクロストリップ線路で構成され、裏面に地導体が存在する高周波回路素子を容易に実装でき、その接続部で良好な特性をもつ多層高周波回路基板を得ることができる。

【0061】また、請求項3の発明によれば、請求項1または請求項2の効果に加えて、第1の誘電体基板面に配置されたマイクロストリップ線路パターンで構成された第1の高周波回路の高周波信号の入出力全てを層間結合手段によって第2の誘電体基板面に配置された第2の高周波回路に接続し、上記第1の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状の壁を、電源及び制御信号を伝送する複数のストリップ状導体パターンを挟み積層した誘電体基板積層部で形成し、枠状の壁の上面に蓋を取り付け、第1の高周波回路を構成するマイクロストリップ線路パターンを被ったので、多層高周波回路基板面に実装したMMICなどの高周波半導体素子を含み高周波回路部分を気密封止することができ、高周波回路の耐久性及び信頼性の向上が図れる多層高周波回路基板を得ることができる。

【0062】また、請求項4の発明によれば、請求項3の効果に加えて、第1の誘電体基板面に配置されたマイクロストリップ線路パターンの周囲全体を取り囲む誘電体基板積層部により形成した枠状の壁の内側の側面全面に導体膜を設け、上記枠状の壁の上面に取り付けた上記第1の高周波回路を構成するマイクロストリップ線路パ

ターンを被う蓋を上記導体膜と電気的に接続された導電性としたので、多層高周波回路基板上に実装したMMICなどの高周波半導体素子を含み高周波回路部分をシールドすることができ、不要結合等による高周波回路の特性劣化を抑えることができる多層高周波回路基板を得ることができる。

【0063】また、請求項5の発明によれば、請求項1または請求項2の効果に加えて、第1の誘電体基板面に配置された第1の高周波回路を構成するマイクロストリップ線路パターンの周囲全体を取り囲む枠状の金属壁を設け、上記金属壁の上面に導電性を有する蓋を設けたので、シールド構造を容易に設けることができるとともに、シールド構造の形状を誘電体基板積層部の形状と関係なく決めることができる多層高周波回路基板を得ることができる。

【0064】また、請求項6の発明によれば、請求項1または請求項2の効果に加えて、第1の高周波回路を構成するマイクロストリップ線路パターンの一部と第2の高周波回路を構成するマイクロストリップ線路パターンの一部を地導体層を挟んで平行に対向して配置し、その対向した部分の上記2本のマイクロストリップ線路パターン間の地導体層に結合孔を設け、上記2本のマイクロストリップ線路パターン同士を電磁結合させることにより、第1の高周波回路と第2の高周波回路の間に良好な反射特性をもつ層間接続手段を備えた多層高周波回路基板を得ることができる。

【0065】また、請求項7の発明によれば、請求項1または請求項2の効果に加えて、第1の高周波回路を構成するマイクロストリップ線路パターンの一部と第2の高周波回路を構成するマイクロストリップ線路パターンの一部を地導体層を挟んで少なくとも高周波信号のマイクロストリップ線路上の $1/4$ 波長の長さにはわたり平行に対向して配置し、その対向した部分の上記2本のマイクロストリップ線路パターン間の地導体層にマイクロストリップ線路パターンの線路方向の長さが高周波信号のマイクロストリップ線路上の $1/4$ 波長の長さの結合孔を設け、上記2本のマイクロストリップ線路パターン同士を電磁結合させ、結合線路方向性結合器を構成することにより、上記第1、2の高周波回路間を方向性結合させて、電力分配回路や電力合成回路などの回路構成を小形化する多層高周波回路基板を得ることができる。

【0066】また、請求項8の発明によれば、請求項1の効果に加えて、第1または第2の一方の誘電体基板面に配置された高周波回路を構成するマイクロストリップ線路パターンに対向して平行に、他方の誘電体基板面に配置された使用する高周波信号の誘電体基板内の伝搬波長の $1/2$ 以上の幅を有する帯状の導体パターンを配置し、上記帯状の導体パターンの縁と地導体層とを、使用する高周波信号の誘電体基板内の伝搬波長の $1/4$ 以下の間隔で列状に配置したビアホールにより接続して、第

1または第2の誘電体基板内部に方形導波管を構成し、上記帯状導体パターンとマイクロストリップ線路パターンが対向して平行に配置された部分において地導体層に結合孔を設け、上記結合孔を介して上記方形導波管と上記高周波回路を構成するマイクロストリップ線路パターンの間を電磁結合させる層間接続手段を有し、低損失の方形導波管を備えた多層高周波回路基板を得ることができる。

【0067】また、請求項9の発明によれば、地導体層を挟んで2つの誘電体基板を積層し、N及びMをそれぞれ2以上の整数として、一方の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンで形成された第1から第NまでのN組の高周波電力M分配回路を配置し、他方の誘電体基板の上記地導体層と反対側の面にマイクロストリップ線路パターンで形成された第1から第MまでのM組の高周波電力N合成回路を配置し、1からNの全ての整数Kに対して上記第1から第Nまでの高周波電力M分配回路のうちのK番目の高周波電力M分配回路のM個の出力それぞれを、上記第1から第Mまでの高周波電力N合成回路それぞれのK番目の入力端子に層間接続手段を介して接続し、請求項1～8記載の少なくとも1つの多層高周波回路基板を用いることにより、平面的に小型に構成した、2以上の任意の整数N、Mとして、 $N \times M$ のマトリクス状の高周波装置を得ることができる。

【0068】また、請求項10の発明によれば、請求項9記載の高周波装置のN組の高周波電力M分配回路の出力端子と、M組の高周波電力N合成回路の入力端子の間それぞれに、可変移相器を挿入することにより、各入力端子に入力する高周波信号に対して、任意の位相分布の高周波信号を出力端子から取り出すことが可能であるとともに、可変移相器の設定を変えることにより出力信号の位相分布を任意に可変できる、平面的かつ小形に構成した高周波装置を得ることができる。

【0069】また、請求項11の発明によれば、請求項9記載の高周波装置のN組の高周波電力M分配回路の出力端子と、M組の高周波電力N合成回路の入力端子の間それぞれに、高周波スイッチ回路を挿入することにより、各入力端子に入力される高周波信号を任意の1つの出力端子に接続することが可能な $N \times M$ の高周波スイッチマトリクス回路を平面的に小型に構成した高周波装置を得ることができる。

【図面の簡単な説明】

【図1】 この発明の多層高周波回路基板の実施の形態1を示す基板断面図である。

【図2】 この発明の多層高周波回路基板の実施の形態2を示す基板断面図である。

【図3】 図2の多層高周波回路基板の基板上面パターン図である。

【図4】 この発明の多層高周波回路基板の実施の形態

3を示す基板断面図である。

【図5】 図4の多層高周波回路基板の基板上面パターン図である。

【図6】 この発明の多層高周波回路基板の実施の形態4を示す基板断面図である。

【図7】 図6の多層高周波回路基板の基板上面パターン図である。

【図8】 この発明の多層高周波回路基板の実施の形態5を示す基板断面図である。

【図9】 この発明の多層高周波回路基板の実施の形態6を示す基板断面図である。

【図10】 図9の多層高周波回路基板を説明する基板構成図である。

【図11】 この発明の多層高周波回路基板の実施の形態7を示す基板構成図である。

【図12】 この発明の多層高周波回路基板の実施の形態8を示す基板断面図である。

【図13】 図12の多層高周波回路基板の基板下面パターン図である。

【図14】 この発明の高周波装置の実施の形態9を示す基板上面パターン図である。

【図15】 図14に示した高周波装置の回路構成を説明する図である。

【図16】 この発明の高周波装置の実施の形態10を示す構成ブロック図である。

【図17】 図16の高周波装置を構成する多層高周波回路基板の基板上面パターン図である。

【図18】 この発明の高周波装置の実施の形態11を

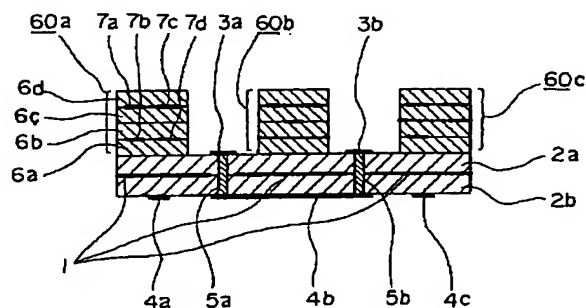
示す構成ブロック図である。

【図19】 従来の多層高周波回路基板を示す基板断面図である。

【符号の説明】

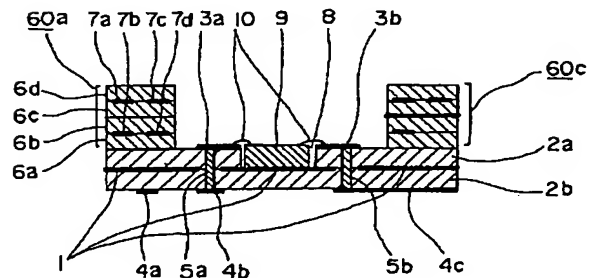
1 地導体層、2a, 2b 誘電体基板、3a~3d マイクロストリップ線路パターン、4a~4d マイクロストリップ線路パターン、5a~5d 層間接続ビアホール、6a~6d 誘電体基板、7a~7d 電源・制御信号用配線パターン、8 キャビティ、9, 9a, 9b 高周波回路素子、10 接続用ワイヤ、11 電源・制御信号用配線パターン、12 電源・制御信号用接続部、13, 13a, 13b 蓋、14 導電性蓋、15 壁側面導体膜、16 接地用ビアホール、17 電源・制御信号用配線パターン、18 電源・制御信号接続用ビアホール、19 金属壁、20a~20b 結合孔、21a~21d 端子、22a~22d 端子、23a, 23b 導体パターン、24a, 24b 方形導波管、25 ビアホール列、26, 26a, 26b (26a~26M) 高周波電力N合成回路、27, 27a~27d (27a~27N) 高周波電力M分配回路、28, 28a~28d (28a~28N) 入力端子、29, 29a~29h (29a~29M) 出力端子、30 可変移相器、31 結合線路形方向性結合器、32 無反射終端器、33 電力2合成器、34 制御用IC、35 高周波半導体スイッチ、37 ストリップ導体パターン、60, 60a~60c 誘電体基板積層部。

【図1】



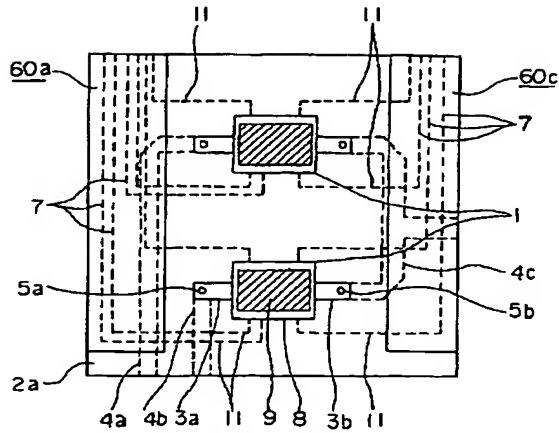
1:地導体層
2a, 2b:誘電体基板
3a, 3b:マイクロストリップ線路パターン
4a~4c:マイクロストリップ線路パターン
5a~5b:層間接続ビアホール
6a~6d:誘電体基板
7a~7d:電源・制御信号用配線パターン
60a~60c:誘電体基板積層部

【図2】



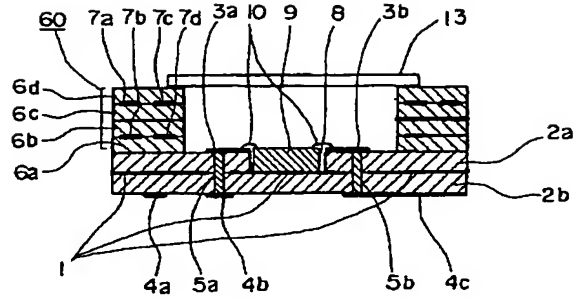
8:キャビティ
9:高周波回路素子
10:接続用ワイヤ

【図 3】



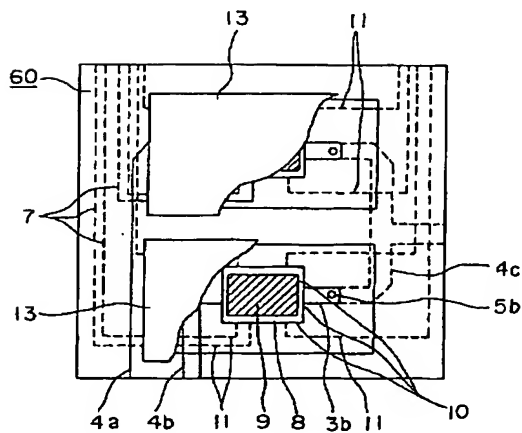
7, 11: 電源・制御信号用配線パターン

【図 4】

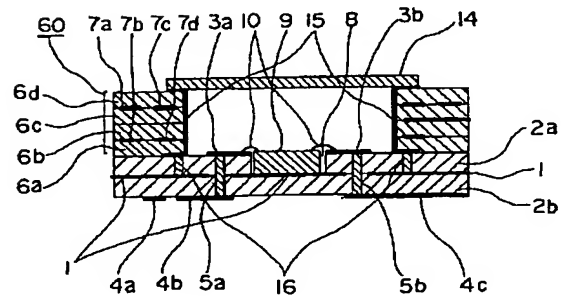


13: 蓋
60: 誘電体積層部

【図 5】

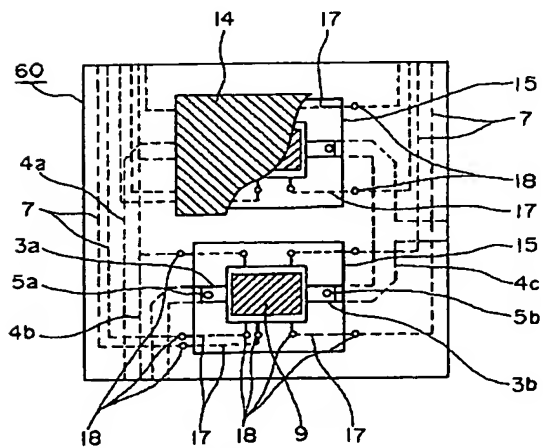


【図 6】



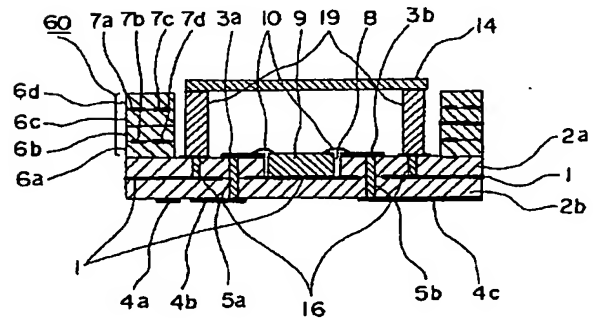
14: 導電性蓋
15: 壁側面導体膜
16: 接地用ビアホール

【図 7】



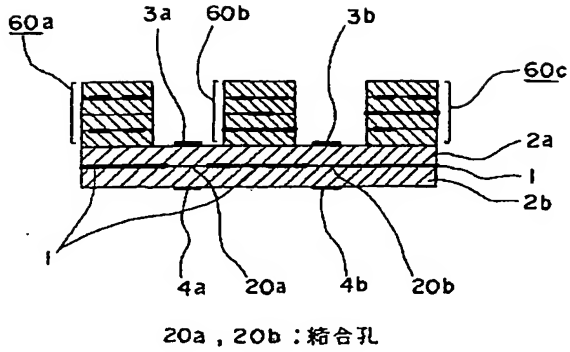
17: 電源・制御信号用配線パターン
18: 電源・制御信号接続用ビアホール

【図 8】

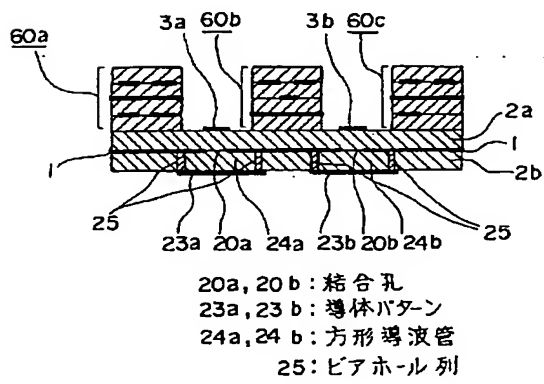


19: 金属壁

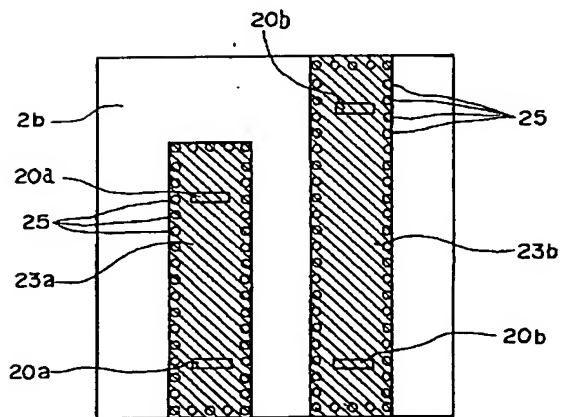
【図 9】



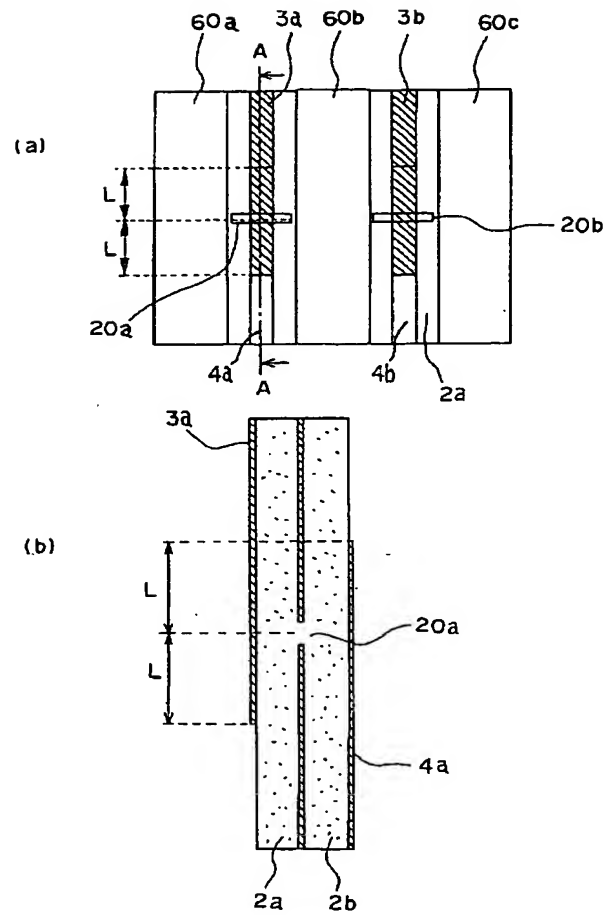
【図 12】



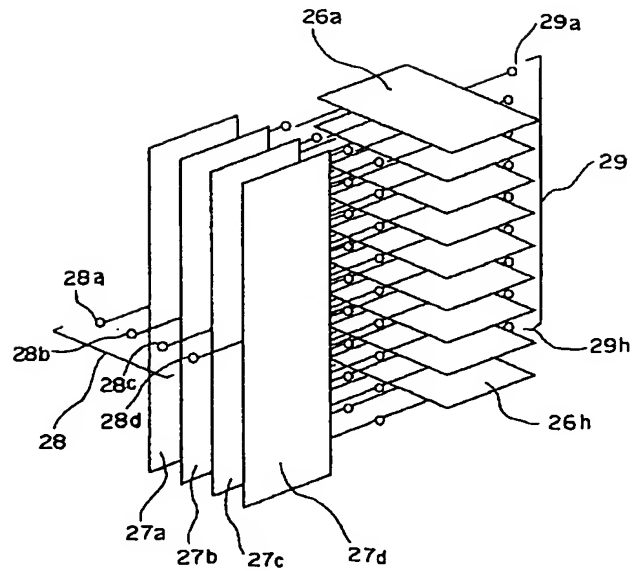
【図 13】



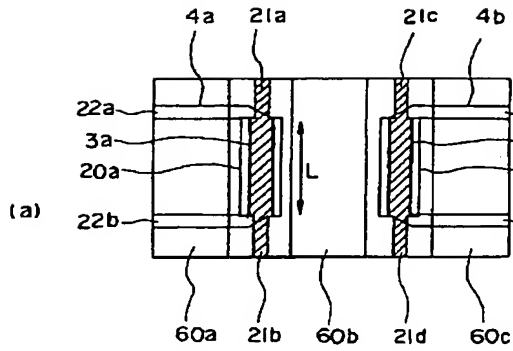
【図 10】



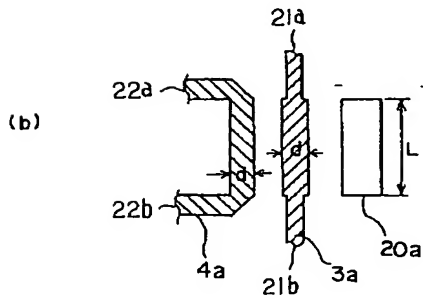
【図 15】



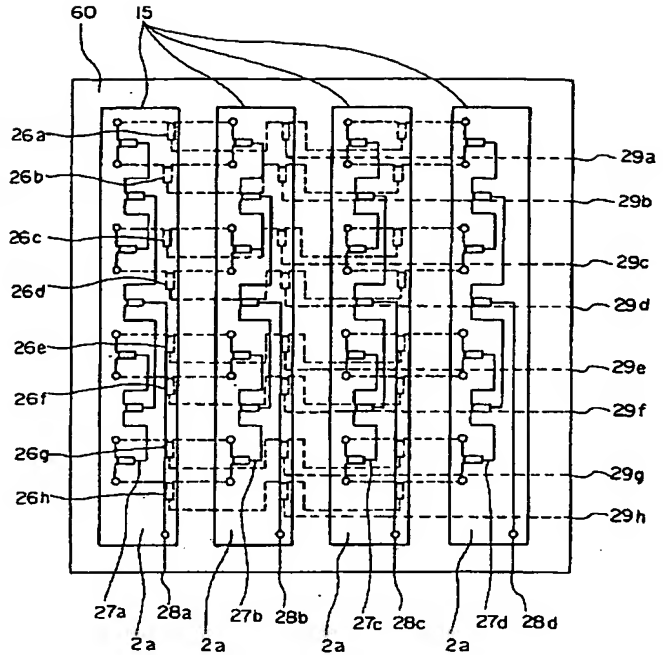
【図 11】



21a ~ 21d: 端子
22a ~ 22d: 端子

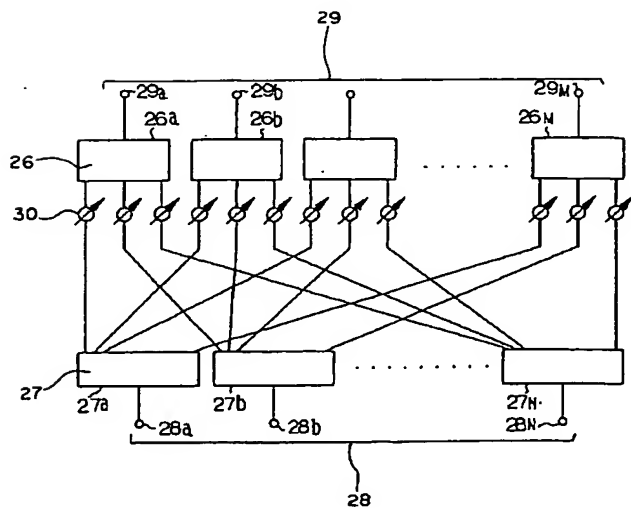


【図 14】



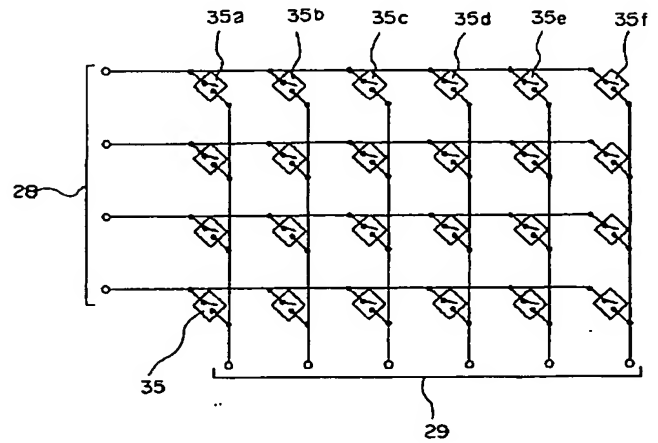
26a ~ 26h: 高周波電力4合成回路
27a ~ 27d: 高周波電力8分配回路
28a ~ 28d: 入力端子
29a ~ 29h: 出力端子

【図 16】



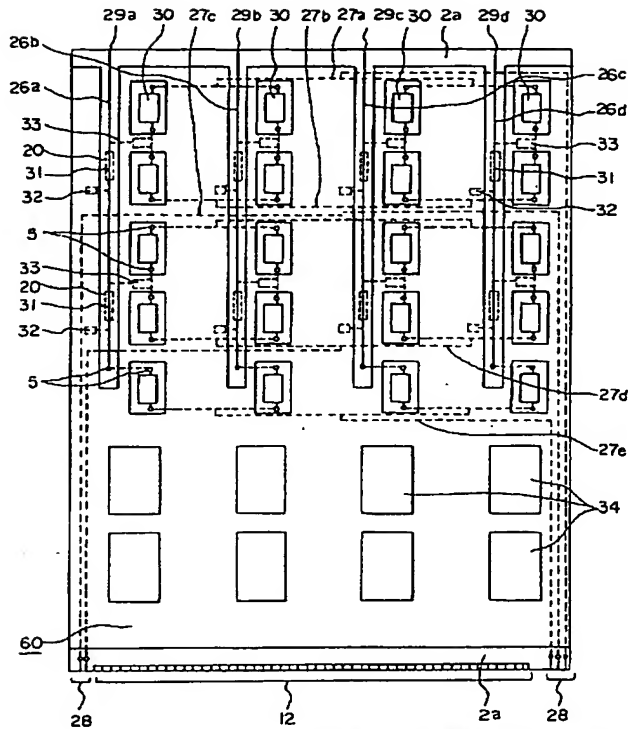
30: 可変移相器

【図 18】



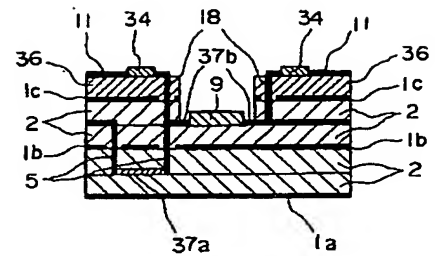
35, 35a ~ 35f: 高周波半導体スイッチ

【図17】



- 12: 電源・制御信号増幅部
26a~26d: 高周波電力5合成回路
27a~27e: 高周波電力4合成回路
30: 可変移相器
31: 結合線路形方向性結合器
32: 電反射終端器
33: 電力2合成器
34: 電源・制御信号用回路素子

【図19】



- 1a~1c: 地導体層
2: 誘電体基板
5: 層間接続用ビアホール
9: 高周波回路素子
11: 電源・制御信号配線パターン
18: 電源・制御信号接続用ビアホール
34: 電源・制御信号用回路素子
36: 誘電体基板
37a, 37b: ストリップ導体パターン

フロントページの続き

(51) Int. Cl. 6

H01Q 3/34

識別記号

F I

H01Q 3/34